

システム情報工学研究科修士論文概要

年 度	平成 23 年度	学位名	修士(工学)
専 攻	知能機能システム 専攻	著者氏名	鈴木将之
指導教員氏名 丸山 勉			
論文題目 FPGA による SAT 問題のプリプロセッサの実現			
論文概要 <p>充足可能性問題(SAT 問題) は、論理式全体を真とするような変数への真偽の割り当てを求め る問題である。スケジューリングや回路検証など多くの問題が SAT に変換できるため、数多 くの SAT ソルバが構築されてきた。しかし、SAT 問題は NP 完全であり、その計算量は非常 に大きい。計算量を減らす一つの方法として、プリプロセッサによる問題規模の削減がある。 本論文では FPGA を用いたプリプロセッサ(SatELite)の構築について述べる。論理式中の項 や節の依存関係を調べることにより項や節を削除することができ、問題の探索空間を小さく することができる。SatELite で用いられているアルゴリズムは並列化しやすく、ハードウェア 化に向いている。しかし、実際の回路から生成された SAT 問題は、非常に規模が大きく、外 部メモリとのデータ転送により、性能が制約される。本システムでは、FPGA 内にいくつか の節をキャッシュし、それらと他の節とを並列かつ連続的に比較する。また、比較された節は 外部メモリのアクセス遅延を隠蔽するために再利用される。本システムの性能は問題規模に 依存するが、大規模な問題では高い性能を達成した。</p>			
審査日	平成	年	月 日
審査員	(大学名 職名)	(学位)	(氏名)

主査			

副査			

副査			
